

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-161610

(43)Date of publication of application : 19.06.1998

(51)Int.Cl.

G09G 3/36  
G02F 1/133

(21)Application number : 08-325052

(71)Applicant : HITACHI LTD

(22)Date of filing : 05.12.1996

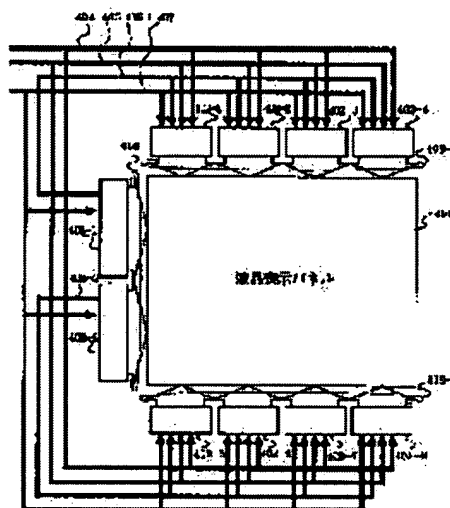
(72)Inventor : OISHI SUMIHISA  
FURUHASHI TSUTOMU  
NITTA HIROYUKI  
FUTAMI TOSHIO  
TSUNEKAWA SATORU

## (54) LIQUID CRYSTAL DISPLAY UNIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To perform the multi-gradation display which is stabilized in a display quality by a simple matrix-type LCD, by controlling a number of times of display on and display off to each dot of a liquid crystal display panel.

**SOLUTION:** The X electrode driving circuits 402-1-402-8 apply the voltage corresponding to the display data during a horizontal scanning period of each dot of 1-480 lines of a liquid crystal display panel 401. A number of frames for completing the half tone data is 4 in a gradation control block of the X electrode driving circuit 402, and a ratio of the display on and display off of each dot is controlled to be 0:3, 1:2, 2:1, 3:0 on the basis of the modulation of the pulse width obtained by equally dividing one horizontal scanning period into three parts. As the result of the same, the gradation number becomes  $5 \times 4 + 1 = 13$ , and the 13 gradation display of 0/12-12/12 can be realized.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-161610

(43) 公開日 平成10年(1998) 6月19日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

5 7 5

G 0 2 F 1/133

5 7 5

審査請求 未請求 請求項の数9 O L (全 20 頁)

(21) 出願番号

特願平8-325052

(22) 出願日

平成8年(1996)12月5日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 大石 純久

神奈川県川崎市麻生区王禅寺1099番地株式

会社日立製作所システム開発研究所内

(72) 発明者 古橋 勉

神奈川県川崎市麻生区王禅寺1099番地株式

会社日立製作所システム開発研究所内

(72) 発明者 新田 博幸

神奈川県川崎市麻生区王禅寺1099番地株式

会社日立製作所システム開発研究所内

(74) 代理人 弁理士 小川 勝男

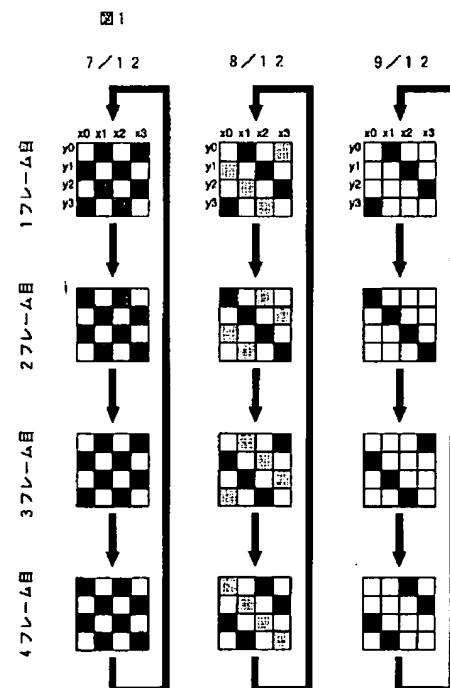
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】単純マトリクス形液晶表示装置で多階調表示を行う場合に、表示品質を良好にする。

【解決手段】液晶表示装置は複数の行と列を持つ液晶表示パネルと、その列電極にデータ電圧を与えるX電極駆動回路、行電極に走査電圧を与えるY電極駆動回路と外部から転送されてくる表示データの液晶表示用のデータへの変換手段、及びX、Y電極駆動回路を介して液晶表示パネルに電圧を供給する電源回路からなる。液晶表示パネルは変換手段で変換されたデータに基づき、表示オン、オフとなる電圧値がX、Y電極駆動回路の出力の差電圧として印加される。中間調表示を行う場合は、階調の値に関わらず、mフレームで完結させるには、階調値に従い、mフレーム期間中ある1フレームの走査期間中で、表示オンとオフを切り換える。他のフレームでは表示オン又はオフに固定する。表示オンとオフを切り換えるフレームはドット毎に変える。



(2)

1

## 【特許請求の範囲】

【請求項 1】複数の行電極と複数の列電極を持ち、各行電極、列電極の差電圧に従い、交点のドットの透過率が変化することによって表示を決定するマトリックス型液晶表示パネルと、前記行電極に対して電圧を印加する行電極駆動手段と、列電極に対して電圧を印加する列電極駆動手段とを具備する液晶表示装置において、前記液晶表示パネルの各ドットに対して、 $m$  フレーム期間に対する表示オン、表示オフの回数を前記行電極駆動手段、前記列電極駆動手段を用いて制御し、行電極を走査する 1 水平走査期間を  $n$  分割し、 $m$  フレーム期間の 1 フレームにおける前記ドットの走査期間では、表示オン、表示オフの割合を前記行電極駆動手段、前記列電極駆動手段を用いて制御し残りの  $(m-1)$  フレームの走査期間では表示オン、又は表示オフに固定した電圧を印加することで階調表示を行うことを特徴とする液晶表示装置。

【請求項 2】請求項 1 において、全ての前記ドットを同一の中間調表示とするととき、前記各フレームで 1 走査期間内での表示オンと表示オフの制御を行うドットは何れの行、列でも一定数である液晶表示装置。

【請求項 3】請求項 1 において、前記走査期間で表示オン、表示オフを切り換える回数は多くとも 1 回である液晶表示装置。

【請求項 4】 $X$  方向に  $m$  ドット、 $Y$  方向に  $n$  ドットで構成される液晶表示パネルと、 $X$  方向に対しては表示データに対応した表示オン、表示オフからなる電圧を印加する  $X$  駆動手段と、 $Y$  方向に対しては走査電圧を印加する  $Y$  駆動手段を具備した液晶表示装置において、 $m' \times n'$  ドット ( $m \geq m'$ ,  $n \geq n'$ ) を 1 単位とし、前記 1 単位の中で表示オン、表示オフの割合をフレーム毎に制御した上で、各ドットの表示オンと表示オフを組み合わせることで中間表示を行い、表示オン、又は表示オフとなるドットの走査中に表示オフ、又は表示オンに切り替えることで中間調表示を行うことを特徴とする液晶表示装置。

【請求項 5】行電極、列電極からなるドットマトリックス型の液晶表示パネルと、行電極駆動手段と列電極駆動手段と、表示データ発生装置で生成される表示データと制御信号を基に液晶表示パネル用の表示データに変換するデータ変換手段と行電極制御信号と列電極制御信号に変換する制御信号変換手段を有する液晶表示コントロール回路を具備し、前記列電極駆動手段は前記液晶表示コントロール回路から出力される表示データと列電極制御信号を基に前記液晶表示パネルに印加する電圧を決定し、前記行電極駆動手段は行電極制御信号を基に前記液晶表示パネルに印加する電圧を決定する液晶表示装置において、前記液晶表示コントロール回路は、1 ドット当たり複数のビットで構成された表示データを前記液晶表示パネル

2

の列順に 1 ビットからなるデータに変換した後、前記列電極駆動手段に対して順次転送し、1 ライン分のデータの転送が完了する毎に、転送されてきたデータの値に従い列電極に電圧を 1 ライン分同時に印加するための制御信号を前記列電極駆動手段に転送し、これを  $n$  回繰り返す、前記行電極駆動手段に対しては 1 ドット当たり  $n$  回に分割した 1 ライン分のデータの転送が完了することを指示する信号を転送し、この信号に基づき前記行電極駆動手段は行電圧を決定し、前記  $n$  回に分割したデータは前記液晶表示パネル上の何れのドットに対しても、少なくとも 2 回に 1 回は同じ論理となることを特徴とする液晶表示装置。

【請求項 6】行電極、列電極からなるドットマトリックス型の液晶表示パネルと、直交関数発生手段と、行電極駆動手段と、列電極駆動手段と、表示データ発生装置で生成される表示データと制御信号を基に前記液晶表示パネル用の表示データに変換するデータ変換手段と行電極制御信号と列電極制御信号に変換する制御信号変換手段を有する液晶表示コントロール回路を具備し、前記列電極駆動手段は前記液晶表示コントロール回路から出力される表示データと列電極制御信号と前記直交関数発生手段の出力に従い前記液晶表示パネルに印加する電圧を決定し、前記行電極駆動手段は行電極制御信号と前記直交関数発生手段の出力に従い同時に複数の行電極に対して走査電圧を印加することによって前記液晶表示パネル上の複数行を同時に選択行とすることが可能な複数ライン同時駆動方法を実現できる液晶表示装置において、走査電圧を印加する行数を 1 行とするととき、前記液晶表示コントロール回路は、1 ドット当たり複数のビットで構成された表示データを前記液晶表示パネルの列順に 1 ビットからなるデータに変換した後、順次、前記列電極駆動手段に転送し、これを 1 回繰り返した後、前記直交関数発生手段の出力と転送されてきたデータとの間で積和演算を行い、この演算結果に従う電圧値を前記液晶表示パネルの列電極に印加するための制御信号を前記列電極駆動手段に転送し、これを  $n$  回繰り返すと共に、前記行電極駆動手段に対しては 1 ドット当たり  $n$  回に分割した 1 行分のデータの転送が完了することを指示する信号を転送し、この信号に基づき前記行電極駆動手段は行電圧を決定し、前記  $n$  回に分割したデータは液晶表示パネル上の何れのドットに対しても、少なくとも 2 回に 1 回は同じ論理となることを特徴とする液晶表示装置。

【請求項 7】請求項 5、又は請求項 6 において、前記データ変換手段は前記列電極駆動手段に内蔵し、前記制御信号変換手段は前記列電極駆動手段に内蔵した液晶表示装置。

【請求項 8】請求項 5、又は請求項 6 において、ある任意のドットを示すデータの論理が  $n$  回に分割した中で変化する場合は、次に同じ列に対して  $n$  回に分けて転送されてくるデータは表示オン、又は表示オフの何れか一方

(3)

3

の論理となるようにデータ変換を行う液晶表示コントロール回路。

【請求項 9】少なくとも複数の行電極と列電極からなる液晶表示パネルと前記液晶表示パネルの行電極に対して行電圧を印加する行電極駆動回路と列電極に対して列電圧を印加する列電極駆動回路と前記行電極駆動回路と列電極駆動回路に対してそれぞれ行電圧、列電圧を供給する電源回路を具備し、前記行電極駆動回路、列電極駆動回路、電源回路のインターフェースとなるコネクタを具備した液晶モジュールにおいて、  
行電圧の電圧印加タイミングを規定した信号 A と列電圧の電圧印加タイミングを規定した信号 B は異なるコネクタ上のピンからなり、  
前記信号 B の周波数を前記信号 A の  $n$  倍 ( $n \geq 2$  とする整数) とした液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置の駆動方式、特に、単純マトリクス型液晶表示装置における多階調表示装置に関する。

【0002】

【従来の技術】従来の単純マトリクス型液晶表示装置の多階調表示技術として、特開平 3-125188 号公報で表示データのビットに応じてフレーム毎に表示オン、表示オフを行う FRC (Frame Rate Control) 方式を行い、1 水平走査期間におけるパルス幅を変化させて更なる多階調表示を行う技術が記載されている。この方法について図 16 ないし図 20 を用いて説明する。

【0003】図 16 で 1601, 1602 は階調表示すべき表示データの上位 1 ビット及び下位 3 ビットデータであり、1603 は FRC パターン発生回路、1604 は FRC パターン発生回路 1603 から出力される FRC 表示データ FD、1605 は階調パルス発生手段であり、1606, 1607, 1608 は階調パルス発生手段 1605 から出力される階調表示パルス、1609 は階調表示パルス 1606, 1607, 1608 のうちから、上位表示データ 1601 及び FD 1604 により一つの階調表示パルスを選択する表示パルス選択回路であり、1610 は表示パルス選択回路 1609 から出力される液晶表示パルスで 1611 は液晶表示パルスである。階調パルス発生手段 1605 は輝度レベル 0% の  $P_{on}$ 、輝度レベル 50% の  $P_g$ 、輝度レベル 100% の  $P_{on}$  を出力する。この三つの階調パルスは、表示パルス発生手段 1605 で一つのパルスが選択され、液晶パネル 1611 へ出力される。

【0004】以上の回路による実際の液晶パネルでの表示例を図 17 を用いて説明する。図 17 は、3 ビット下位表示データ 1602 が (1, 0, 1) の時の表示例である。この 3 ビット表示データに従い選択される FRC データ FD 1604 は 4/5 である。すなわち、FD 1

4

604 は 5 フレーム中 4 フレームは “1” となり、残りの 1 フレームは FD 1604 は “0” となることから、図 17 で第 1 フレームから第 5 フレームのうち、第 3 フレームは、FD 1604 が “0” となり、残りのフレームは FD 1604 が “1” となっている。

【0005】そして、上位表示データ 1601 が “0” の場合、FD 1604 が “0” のフレームには、 $P_{off}$  が液晶に印加され、輝度レベル 0% の表示を行い、FD 1604 が “1” のフレームには、 $P_g$  が液晶に印加され、輝度レベル 50% の表示を行う。このようにして 5 フレーム中 4 フレームは、輝度レベル 50% の表示を行い、残りの 1 フレームは、輝度レベル 0% の表示を行い、5 フレームを平均してみると、輝度レベル 40% の表示を行うことになる。さらに、上位表示データ 1601 が “1” の場合も同様に、FD 1604 が “0” のフレームに対しては、 $P_g$  が液晶に印加され、輝度レベル 50% の表示を行い、FD 1604 が “1” のフレームに対しては、 $P_{on}$  が印加され、輝度レベル 100% の表示を行う。このようにして 5 フレーム中 4 フレームは、輝度レベル 100% の表示を行い、残りの 1 フレームは、輝度レベル 50% の表示を行い、5 フレームを平均してみると輝度レベル 90% の表示を行うことになる。

【0006】次に上記に記載されている具体的な例を図 18 ないし図 20 を用いて説明する。

【0007】図 18 で、1801, 1802 は 1 ライン表示するための情報であり、1 ドットの表示を行うための色情報の上位、下位 2 種類の表示データ A データ、B データであり、(A データ及び B データは図 16 における上位表示データ 1601 及び FRC データ FD 1604 に相当する。) 1803, 1804 は A データを 1805, 1806 は B データを 1 ライン分格納するラインメモリである。1807 はパルスクロック 1808、ラインクロック 1809 によりデータセレクト信号 1810, 1811 を生成するデータセレクト信号生成回路であり、データセレクト信号 1810 はラインクロック 1809 に従い、“ハイ”、“ロー”を繰り返す信号である。1812, 1813 はデータセレクト回路、1814 は 2 種類の表示データを並び換える位相反転回路であり、1815 は液晶パネルであり、1816 及び 1817 は液晶パネル 1815 を駆動させるための X 駆動回路及び Y 駆動回路である。

【0008】図 18 で、1 ライン分の A データを 1 ライン毎交互にラインメモリ 1A1803 又は、ラインメモリ 2A1804 に取り込み、かつ 1 ライン毎交互に取り込みとは反対のラインメモリから読み出しを行う。この読み出されたデータ M1A、又は M2A は、データセレクト回路 1812 で MA として選択される。B データ 1802、ラインメモリ 1B1805、ラインメモリ 2B1806 の動作も同様でデータセレクト回路 1812 からは MB が選択される。

(4)

5

【0009】位相反転回路1814で、データセクタ1812から送られるデータMA, MBはX方向のドット単位並びにY方向のライン単位に並び換えられ、X駆動回路1816のX駆動用データXA及びXBとして出力される。以下、位相反転回路1814のデータの並び換えについて図19、図20を用いて説明する。

【0010】図19に位相反転回路1814のデータの並び換え箇所を示す。図19で“—”表示されたドットは位相反転回路1814の入力データMA, MBの並び換えをせずに、そのままX駆動用データXA, XBとして出力する。すなわち、図19で“—”表示されたドットでは、入力データ (MA, MB) = (0, 0) の時 (XA, XB) = (0, 0) が、(MA, MB) = (0, 1) の時 (XA, XB) = (0, 1) が、(MA, MB) = (1, 0) の時 (XA, XB) = (1, 0) が、(MA, MB) = (1, 1) の時 (XA, XB) = (1, 1) がそれぞれ出力される。図19で“0”表示されたドットでは、(MA, MB) = (0, 0) の時 (XA, XB) = (0, 0) が、(MA, MB) = (0, 1) の時 (XA, XB) = (1, 0) が、(MA, MB) = (1, 0) の時 (XA, XB) = (0, 1) が、(MA, MB) = (1, 1) の時 (XA, XB) = (0, 0) が出力される。結果として、位相反転回路1814では、入力データ (MA, MB) = (0, 1) 又は (MA, MB) = (1, 0) が“0”表示ドットでデータの並び換えが行われXA, XBに出力される。位相反転回路1814から出力するXA, XBは1ラインを均等に分割するデータセレクト信号1811により、データセクタ1813でXA又はXBのうち一方が選択されてXDとして出力される。

【0011】X駆動回路1816はデータラッチクロック1819で1ライン分の表示データXD (=XA) の表示情報を取り込み、その後のパルスクロック1808の立ち下がりでXD (=XA) の指示する表示情報を、XiからXiに出力する。さらにX駆動回路1816が上位データXD (=XA) の表示情報を出力しているうちに、データラッチクロック1818で1ライン分下位データXD (=XB) を取り込み、その後のパルスクロックの立ち下がりでXD (=XB) の表示する表示情報をXiからXiに出力する。このX駆動回路1816から印加された表示情報XiないしXiはその時“ハイ”となっているY駆動回路1817の出力YiないしYjの1ライン上の液晶に印加され、その表示情報に比例した光量が透過される。Y駆動回路1817は先頭ラインクロック1819をラインクロック1809で取り込み、Yiを“ハイ”にし、その後、ラインクロック1809によって“ハイ”をY2ないしYjへとシフトする。

【0012】ここで位相反転回路1814の役割について図20を用いて説明する。図20によると隣接するXドットの出力パルスが異なりあるドットのパルスが立ち

6

上がった時、その隣接するドットのパルスが同時に立ち下がっている。このように隣接するドットの表示パルスが異なるタイミングで立ち上がり、立ち下がりとなることで、それぞれのノイズを打ち消し合い、液晶表示の輝度低下を無くす、又は少なくすることができる効果、いわゆる相殺効果が生まれる。また、図20にあるようにあるXドットのある1ラインの表示パルスと次ラインの表示パルス又は前ラインの表示パルスをつつにまとめることにより、1ライン中の表示パルスの立ち上がり又は立ち下がり無くし、1フレーム期間中の表示パルスの変動を半減させている。これにより周波数成分も半減し、結果として液晶パネル1815に発生するクロストークを減少させる効果があるとしている。

【0013】

【発明が解決しようとする課題】反射型カラーLCDの一つに、液晶セルの複屈折効果によってカラーフィルタを用いることなくカラー表示を行う反射型カラーSTN (Super Twisted Nematic) - LCDがある。このECB (Electrically Controlled Birefringence) 方式反射型カラーSTN-LCDは、カラーフィルタを必要としないため、入射光の利用効率が多階LCDを作成することができる。しかしECB方式反射型カラーSTN-LCDは輝度特性だけでなく、色度特性も同時に変化するため、駆動電圧や外温が僅かでも変化すると異なる色に見えてしまうという欠点を持つ。これを解消するために、表示オン、表示オフをフレーム毎に切り換えるFRC方式や1水平走査期間内でパルス幅変調を行い表示オン、表示オフを切り換えるPWM方式を用いることで、20色以上を設定可能とし、その中からユーザが仕様環境に応じて、適した色を選択できるものが一般的である。

【0014】しかし、FRC方式のみで20色以上を表示する場合、1色の表示が完結するのに少なくとも19フレームを必要とする。このフレーム毎の切り替えが完結する周波数 (以下、この周波数をFRC周波数と呼ぶ) が低いと、このFRC周波数に起因する輝度、色度の変化がフリッカや表示流れとして見える。また、PWM方式では、データ電圧波形の周波数成分が高くなるために、クロストークによって輝度、色度が変化し、同一の色を表示していながら、液晶表示パネル上の位置によって輝度、色度が異なる現象が生じる。

【0015】一方、多階調表示装置を用いた場合には、FRC周波数を上昇させることなく、多階調化が可能であり、更に、位相反転回路1816によってデータ電圧波形の周波数成分を低減できるために、表示品質を高めることができる。

【0016】しかし、PWM方式の階調数が3値以上の場合や、1ライン毎に、中間色表示とオン表示、オフ表示を交互に行うストライプ表示では、周波数成分を低減できないため、クロストークの発生を解決できないとい

50

(5)

7

う課題があった。

【0017】本発明の目的は、ECB方式反射型カラーSTN-LCDのような単純マトリックス型LCDで、多階調表示を行う場合に対し、表示品質の安定した、具体的にはフリッカ、表示流れやクロストークの発生を抑えた多階調表示装置を提供することにある。

【0018】

【課題を解決するための手段】上記目的を達成するために、本発明による液晶駆動方式は、mフレームで完結するFRC方式に対して、パルス幅変調を各ドットに対し

多くとも1回とする。更にパルス幅変調を用いるドットをmフレーム内で分散させて階調表示を行う。

【0019】表示オン、表示オフの場合を各々1階調とすると、FRC方式による階調数をX、パルス幅変調による階調数をYにすれば、本発明による階調数は、 $XY - (X + Y) + 2$ となり、容易に多階調化が可能となる。さらにどの階調にもよらず、パルス幅変調を用いた表示はFRC方式のマトリックスサイズの行数回の走査に1回となるために、どの階調でも周波数成分が著しく高くなることなく、クロストークが少ない安定した表示を得ることができる。さらには1水平走査期間で表示オン、表示オフのみならず、中間調となる表示も含むことになり、これによって液晶の応答に伴うフリッカや表示流れといった現象を低減させることが可能である。

【0020】

【発明の実施の形態】以下、本発明の中間調表示の原理を図1ないし図3を用いて説明する。図1は本発明による階調表示の例であり、中間調データが完結するフレーム数を4とすると共に、1水平走査期間を3等分したパルス幅変調によって、表示オンと表示オフの比を0：3（0／3）、1：2（1／3）、2：1（2／3）、3：0（3／3）とすることでさらに中間調表示を行っている。この結果、完結するフレーム数を4、1水平走査期間を3等分したときの本方式の階調数は、 $5 \times 4 + 1 = 13$ となり、0／12ないし12／12の13階調表示を実現できる。このうち、表示オンの割合を7／12、8／12、9／12とした場合を図1にして示してあり、各々の小さな正方形は1ドットを示し、これが4×4で構成された部分が同じ中間調のマトリックスパターンであり、各ドットの黒部分は表示オフ、白部分は表示オン、濃いハッチング部分はパルス幅変調による1／3階調表示、薄いハッチング部分はパルス幅変調による2／3階調表示を示してある。

【0021】図2は図1で示した各階調表示におけるデータ電圧波形である。

【0022】図3は本発明で得られる階調数を示す説明図である。

【0023】図1で、階調が9／12、即ち3／4の場合は、各ドットに対して、4フレームの間に表示オンを3回、表示オフを1回と制御することで実現する、7／

8

12の場合は、例えば、(x0, y0)で示されるドットに着目すると、1フレーム目、3フレーム目で表示オン、2フレーム目で表示オフとし、4フレーム目では、1水平走査期間をパルス幅変調によって表示オンと表示オフの割合を1：2としている。この結果、得られた階調は、 $1/4 + 0/4 + 1/4 + 1/4 \times 1/3 = 7/12$ となる。また、各行、及び列に対してパルス幅変調を用いるドットは、1フレーム目では(x0, y1), (x1, y2), (x2, y3), (x3, y0)、2フレーム目では(x0, y2), (x1, y3), (x2, y0), (x3, y1)、3フレーム目では(x0, y3), (x1, y0), (x2, y1), (x3, y2)、4フレーム目では(x0, y0), (x1, y1), (x2, y2), (x3, y3)となる。即ち何れのフレームでもパルス幅変調を用いるドットは一つのマトリックスパターンに対する各行、及び列に対して最大1ドットのみとなり、これによって、パルス幅変調で生じる高い周波数成分の比率が急激に多くすることはない。同様に8／12の場合は上記7／12の場合で、パルス幅変調を適用していたドットに対し、表示オンと表示オフの割合を2：1としている。この結果、得られる階調は $1/4 + 0/4 + 1/4 + 1/4 \times 2/3 = 8/12$ となる。

【0024】これらの各階調のx0に対するデータ側の電圧波形を図2に示す。階調が7／12、8／12の時はiフレーム目に対してi+1水平走査期間の1回のみのパルス幅変調を用いている。又、9／12の時は3／4と同階調であり、このときパルス幅変調を行っていない。

【0025】このように本方式を用いて、中間調データの完結するフレーム数をm、1水平走査期間の分割数をnとすると、表示可能な階調数は、各フレームでパルス幅変調を用いることによって $(m+1) \times (n+1) - (m+n+2) + 2 = m \times n + 1$ となる。従って、mとnを変化させた場合の総階調数は、図3となり、例えば、32階調を必要とするとき、高々完結するフレーム数を6、1水平走査期間の分割数を5、或は完結するフレーム数を7、1水平走査期間の分割数を4とすることで実現できる。このとき、 $1/(m \times n)$ 階調を表示する場合は、 $1 = p \times n + q$ と表現したとき、mフレーム中pフレームで表示オンとすると共に、残りの(m-p)フレーム中1フレームでは、1水平走査期間をn分割した内のq回を表示オン、残りを表示オフに割り当てることで実現できる。或は又、mフレーム中(p-1)フレームで表示オンとすると共に、残りの(m-p+1)フレーム中1フレームで、1水平走査期間をn分割した内の(n+q)回を表示オン、残りを表示オフに割り当てることで同様の中間調を実現できる。

【0026】次に上記の階調表示を実現するための具体的な構成を第1の実施例として図4ないし図11を用いて説明する。尚、本実施例ではX駆動回路は表示データ

(6)

9

のメモリ機能を内蔵したものとして説明を行う。

【0027】図4は本発明の液晶表示装置のブロック図であり、401は640×480ドットで構成される液晶表示パネル、402-1ないし402-4は液晶表示パネル401の1ないし240行目までの各ドットの水平走査期間中の表示データに応じた電圧を印加するX電極駆動回路であり、各X電極駆動回路は各々160出力を持つ。402-5ないし402-8は液晶表示パネル401の241ないし480行目に対応したX電極駆動回路である。402-1ないし402-8は各々同じ構成であるとする。403-1、403-2は各々240出力を持つY電極駆動回路であり、403-1と403-2はそれぞれ同じ構成であるとする。404は表示データのデータバスであり、各ドットの表示データは2ビットで構成されている。405はX電極駆動回路の制御信号群を転送するX電極制御バス、406-1、406-2はY電極駆動回路403-1ないし403-2から液晶表示パネル401の駆動タイミングを転送するコントロール信号群、407は液晶駆動レベル電源の電圧線である。408-1は640出力で構成される上側のX電極、408-2は640出力で構成される下側のX電極であり、409は480出力分のY電極である。X電極制御バスの各信号は表示データの表示位置を指示する表示アドレス、X電極駆動回路402-1ないし402-8のうち、何れの回路が有効であることを示すライト信号、表示データを外部回路に転送することを指示する出力信号で構成される。コントロール信号群は先頭ラインを指示する先頭ライン信号、液晶パネル401への1ライン分のデータの転送を行う転送信号、液晶駆動出力の交流化を行う交流化信号で構成されており、何れもY駆動回路で生成される。

【0028】図5は電圧線407を介して液晶に印加される6レベルの電圧線の電圧レベルを示し、X電極駆動回路402-1ないし402-8は交流化信号と表示データに応じてV1、V3、V4、V2の何れか1レベルの電圧値を選択すると共に、Y電極駆動回路は、走査期間、非走査期間に応じて、V1、V5、V6、V2の何れか1レベルの電圧値を選択する。

【0029】図6はX電極駆動回路402-1ないし402-8の1回路のブロック図であり、601はアドレス管理回路であり、図示しない外部システムから入力される表示アドレス602をX電極駆動回路に内蔵されているメモリ回路に対応したアドレスへの変換を行い、変換列アドレス603と変換行アドレス604を生成する。605はタイミング制御回路であり、セレクト信号606、ライト信号607、出力信号608と先頭ライン信号609、転送信号610を基に、双方向バッファ制御信号611、ワード線デコーダ制御信号612、ラインカウント信号613、フレームカウント信号61

10

4、リセット信号615、ラッチA信号616を生成する。617は双方向バッファであり、双方向バッファ制御信号611を基に、表示データに対して外部システムに接続したデータバス404とX電極駆動回路の内部データバス618の間で転送方向の制御を行う。619は走査カウンタであり、先頭ライン信号609を計数してカウント信号620を生成する。この走査カウンタ619はX駆動回路が対応する行方向の深さである240進カウンタである。621はセクタであり、変換行アドレス604とカウント信号620の一方を転送信号610に従い選択し、選択行アドレス622として出力する。623はワード線デコーダであり、選択行アドレス622をデコードし、ワード線624のうち1本を有効にする。625はデータ線デコーダであり、変換列アドレス603をデコードし、有効な表示データと対応した、アドレス線626を有効にする。627はI/Oセクタであり、内部データバス618と有効になったアドレス線に対応したデータ線628の間で表示データの読みだし、書き込み動作を行う。629はメモリ回路であり、160×240×2ビットのメモリセルで構成され、ワード線624、アドレス線626に従った、メモリセル上に対して、表示データの書き込み、読みだし、及びデータ保持動作を行う。630は階調制御ブロックであり、メモリ回路629から読み出される160×2ビットで構成される160出力分の駆動表示データ631に対して、ラインカウント信号613、フレームカウント信号614、リセット信号615を基に、表示データに対応した階調表示制御を行い、160ビットの階調データ632として出力する。633はデータラッチ回路であり、階調データ634をラッチ信号616でラッチし、ラッチデータ634を生成する。635はデータラッチ回路であり、ラッチデータ634を転送信号610でラッチし、ラッチデータ636を生成する。637は液晶駆動回路であり、ラッチデータ636、交流化信号638を基に、図5で示した6レベルの電圧のうちデータ電圧線639を介して、V1、V3、V4、V2の表示オン、表示オフとなる何れか1レベルの電圧を選択し、X電極640に出力する。

【0030】図7は階調制御ブロック630の構成を示す図であり、701は4進カウンタであり、フレームカウント信号614の4進カウントを行い、2ビットからなるフレームカウント値702を生成すると共に、リセット信号615が有効になるとクリアされ、再び0から計数を始める。703は8進カウンタであり、ラインカウント信号613の8進カウントを行い、3ビットからなるラインカウント値704を生成し、4進カウンタ701と同様にリセット信号615が有効になるとクリアされ、再び0から計数を始める。尚、705はラインカウント値704の最下位ビットであり、即ちラインカウント信号613の分周信号を意味する。706は2\_N



(7)

11

OR回路、707は3\_NOR回路であり、何れもフレームカウンタ値702、ラインカウンタ値704が0となったときに有効となり、各々、4フレーム信号708、8ライン信号709を生成する。710-1は階調データデコーダWHITE、710-2は階調データデコーダRED、710-3は階調データデコーダBLUE、710-4は階調データデコーダGREENであり、各々フレームカウンタ信号614、ラインカウンタ信号613、ライン分周信号705、4フレーム信号708、8ライン信号709に基づきデコードを行い、各々4ビットからなるWHITEデータ711-1、REDデータ711-2、BLUEデータ711-3、GREENデータ711-4を生成する。712-1ないし712-4は各列毎に2ビットで構成される駆動表示データ631の構成要素であり、712-1が1列目に、712-2が2列目に、712-3が3列目に、712-4が4列目に対応している。図7上では4列分のみ図説しているが、実際には160列目まで存在する。713-1ないし713-4は4 to 1セクタであり、4 to 1セクタ713-1は駆動表示データ712-1を基にデータ711-1ないし711-4の各々の第1ビット目から1本を選択し、4 to 1セクタ713-2は駆動表示データ712-2を基にデータ711-1ないし711-4の各々の第2ビット目から1本を選択し、4 to 1セクタ713-3は駆動表示データ712-3を基にデータ711-1ないし711-4の各々の第3ビット目から1本を選択し、4 to 1セクタ713-4は駆動表示データ712-4を基にデータ711-1ないし711-4の各々の第4ビット目から1本を選択する。ここで図示しない残りの駆動表示データに対応した4 to 1セクタに対しては、5列目の4 to 1セクタは、データ711-1ないし711-4の各々の第1ビット目から1本を選択し、6列目の4 to 1セクタは、データ711-1ないし711-4の各々の第2ビット目から1本を選択し、……、 $4 \times p + q$ 列目の4 to 1セクタは、データ711-1ないし711-4の各々の第qビット目から1本を選択している。この選択された信号は階調データ632の構成要素となる各列当たり1ビットからなる階調データ714-1ないし711-4に出力される。

【0031】図8は階調データデコーダ710-1ないし710-4の一つの説明図であり、801は初期データデコーダ、802-1ないし802-4は初期階調値、804-1ないし804-4はセクタ、805-1ないし805-4はフレーム初期階調値、806-1ないし806-4はラッチ回路、807-1ないし807-4はフレームラッチ初期階調値、808-1ないし808-4はセクタ、809-1ないし809-4は先頭ライン階調値、810-1ないし810-4はラッチ回路、811-1ないし811-4はラインラッチ階

12

調値、812-1ないし812-4は反転回路、813-1ないし813-4は反転ラインラッチ階調値、815-1ないし815-4は反転ラインラッチ階調値有効信号、816-1ないし816-4はセクタ、817-1ないし817-4は階調データであり、階調データ817-1ないし817-4は、WHITEデータ711-1、REDデータ711-2、BLUEデータ711-3、GREENデータ711-4の4ビット分のデータの各々に対応している。即ち、各階調データデコーダに対しては、初期データデコーダの構成が異なるのみであり、階調データの流れは何れも同一である。

【0032】図9は第一の実施例の走査期間におけるX電極駆動回路とY電極駆動回路の出力電圧の差電圧のタイミングの例を示す表であり、 $V_t$ は表示オフとなる場合の差電圧であり、 $V_s$ は表示オンとなる場合の差電圧である。

【0033】図10は第一の実施例における階調表示パターンの例であり、図1と同等の意味を持つ。

【0034】図11はX電極駆動回路とY電極駆動回路の出力電圧のタイミングを示すタイミングチャートである。

【0035】以下、第一の実施例の液晶表示装置の動作について特に本発明の核となる中間調表示の実現方法に重点をおき説明する。

【0036】初めにX駆動回路内のメモリ回路629への表示データの書き込みについて説明する。図4で図説しない外部システムから4画素分8ビットで構成される表示データ404が制御信号405と共にX駆動回路402-1ないし402-8に入力される。X駆動回路402-1ないし402-8は各々が持つ図6に示したアドレス管理回路601で表示アドレス602のデコードを行い、入力されたアドレスが液晶表示パネル401上で自身の担当するドットであった場合、変換列アドレス603、選択行アドレス604を介してワード線デコーダ623でワード線624の一本を有効にすると共に、変換列アドレス603、アドレス線626を介して表示データに対応した、メモリ回路629の8ビット分のメモリセルにデータ線628を介して入力されたデータの書き込みを行う。

【0037】次にメモリ回路629からの表示データの読みだし動作について説明する。書き込み動作を行っていない場合、転送信号610が有効になるとセクタ621は240進の走査カウンタ619の出力であるカウンタ信号620を選択する。ワード線デコーダ623はこのカウンタ信号620をデコードし、デコード結果に対応したワード線を有効にすることで対応した1ライン分の表示データを160×2ビットからなる駆動表示データ631として転送する。

【0038】次に階調制御ブロックの動作について、図7、図8を用いて説明する。図8で初期データデコーダ

(8)

13

801は4ビットからなる初期階調値802-1ないし802-4と反転ラインラッチ有効信号815-1ないし815-4を生成する。初期階調値802-1ないし802-4は4列分の表示制御の初期値となるデータであり、階調表示のうち暗い方（即ち0階調から1/2階調まで）、もしくは明るい方（即ち1/2階調から1階調まで）の何れか一方を出力する。例えば、初期値が暗い階調を基準とする場合に、7/12階調を表示する場合は、4列の内1列に対して表示オンを意味する。

“1”を出力し、残りの3列に対して、表示オフを意味する“0”を出力する。同様に8/12階調、9/12階調の場合も4列の内1列に対して“1”を出力し、残りの3列に対して“0”を出力する。即ち、図1で示したように4フレームで完結し、1水平走査期間に対して3倍速のパルス幅変調を表示する場合に $n/12$  ( $0 \leq n \leq 6$ ) 階調を表示する場合は、 $3p-2 \leq n \leq 3p$ となる $p$ に対して、 $p$ 列に対して“1”を出力し、 $4-p$ 列に対して“0”を初期階調値として出力する。更に

( $n+6$ )/12階調を表示する場合にも、 $3p-2 \leq n \leq 3p$ となる $p$ に対して、 $p$ 列に対して“1”を出力し、 $4-p$ 列に対して“0”を初期階調値として出力する。反転ラインラッチ有効信号815-1ないし815-4は出力データの反転、非反転、及びパルス幅変調の制御を行う信号である。

【0039】次に初期階調値802-1ないし802-4と1フレーム前の階調データであるフレームラッチ初期階調値807-1ないし807-4の何れか一方が、セクタ804-1ないし804-4で4フレーム信号708によって選択される。ここでセクタ804-1には初期階調値802-1と1列隣のラッチ回路806-2の出力であるフレームラッチ初期階調値807-2が入力しており、同様にセクタ804-2には802-2と807-3が入力しており、セクタ804-3には802-3と807-4が入力しており、セクタ804-4には802-4と807-1が入力している。初めに図7における4進カウンタ701のカウンタ値が“0”の時は、4フレーム信号708が有効となり、セクタ804-1ないし804-4は各々802-1ないし802-4を選択する。選択された信号はラッチ回路806-1ないし806-4でフレームカウンタ信号614によって1フレーム期間ラッチされる。次のフレームになると4フレーム信号708は無効となり、セクタ804-1ないし804-4は隣あうラッチ回路806-1ないし806-4の出力を選択し、これを再びラッチする。このことによって、フレームラッチ初期階調値は4フレームに1回は各列に対して初期階調値となると共に、1フレーム毎に一つずつデータをシフトさせることができる。

【0040】このようにして生成したフレームラッチ初期階調値807-1ないし807-4とラッチ回路80

14

8-1ないし808-4の出力であるラインラッチ階調値811-1ないし811-4の何れか一方が、セクタ808-1ないし808-4によって8ライン信号709によって選択される。このセクタ808-1ないし808-4に対しても、セクタ804-1ないし804-4と同様に、セクタ808-1にはフレームラッチ初期階調値の807-1と1列隣のラッチ回路810-2の出力であるラインラッチ階調値811-2が入力しており、同様にセクタ808-2には807-2と811-3が入力しており、セクタ808-3には807-3と811-4が入力しており、セクタ808-4には807-4と811-1が入力している。そして図7における8進カウンタ703のカウンタ値が“0”の時は、8ライン信号709が有効となり、セクタ808-1ないし808-4は各々807-1ないし807-4を選択する。選択された信号はラッチ回路810-1ないし810-4で分周信号705によって1水平走査期間ラッチされる。次の水平走査期間になると8ライン信号709は無効となり、セクタ808-1ないし808-4は隣あうラッチ回路810-1ないし810-4の出力を選択し、これを再びラッチし、ラインラッチ階調値811-1ないし811-4として出力する。このことによって、1水平走査期間毎に一つずつデータをシフトさせることができる。

【0041】このように生成されたラインラッチ階調値811-1ないし811-4と反転回路812-1ないし812-4で反転された反転ラインラッチ階調値813-1ないし813-4の何れか一方がセクタ816-1ないし816-4で反転ラインラッチ階調値有効信号815-1ないし815-4を基に選択される。

【0042】ここで、反転ラインラッチ階調値有効信号815-1ないし815-4が“0”であるときセクタ816-1ないし816-4はラインラッチ階調値811-1ないし811-4を選択し、“1”であるとき反転ラインラッチ階調値813-1ないし813-4を選択するとする場合、初期階調値が暗い階調を基準としている場合には、表示すべき階調値が0から1/2で、更にパルス幅変調を行わない階調、より具体的には4フレームで完結する場合は0/4階調、1/4階調、2/4階調である場合は、何れの反転ラインラッチ階調値有効信号も“0”とし、表示すべき階調値が1/2から1で、更にパルス幅変調を行わない階調、より具体的には4フレームで完結する場合は3/4階調、4/4階調である場合は、何れの反転ラインラッチ階調値有効信号も“1”とすることで、何れの場合も各水平走査期間で、0から1/2の階調では初期値をフレーム毎、及びライン毎にシフトしたデータを階調データ817-1ないし817-4として得、1/2から1の階調では初期値をシフトしたデータを反転させたものを階調データ817-1ないし817-4として得る。尚1/2階調の場合

(9)

15

は反転、非反転を問わず階調値は $1/2$ になるため、反転ラインラッチ階調値有効信号 $815-1$ ないし $815-4$ は同一の論理であれば、“1”としても良い。更に、パルス幅変調を行う場合は、例えば図10に示した $5/8$ 階調を表示する場合は、この階調が $1/2$ 階調以上であることから、 $(4m+p)$ フレーム目の $(4n+p)$ ラインを走査している場合( $p$ は0から3となる整数であり、図1における1フレーム目の $y_0$ の走査中、2フレーム目の $y_1$ の走査中、3フレーム目の $y_2$ の走査中、4フレーム目の $y_4$ の走査中に相当する)、1、2、3列目(各々 $x_0, x_1, x_2$ に相当する)に対しての反転ラインラッチ階調値有効信号 $815-1$ ないし $815-3$ を“1”とし、4列目( $x_3$ に相当する)に対しては、ラインカウント信号 $613$ に同期し、2クロックの内1クロック幅では“0”とし残りの1クロック幅では“1”とする。同様に、 $(4m+p)$ フレーム目の $(4n+p+1)$ ラインを走査している場合(図10における1フレーム目の $y_1$ の走査中、2フレーム目の $y_2$ の走査中、3フレーム目の $y_3$ の走査中、4フレーム目の $y_0$ の走査中に相当する)、2、3、4列目に対しての反転ラインラッチ階調値有効信号 $815-2$ ないし $815-4$ を“1”とし、1列目に対しては、ラインカウント信号 $613$ に同期し、2クロックの内1クロック幅では“0”とし残りの1クロック幅では“1”とする。尚 $5/8$ 階調に対する反転した階調を意味する $3/8$ 階調では、 $5/8$ 階調の時の各パルス幅変調信号が反転したものをを用いればよい。

【0043】このようにして各階調デコードによって生成された階調データ $817-1$ ないし $817-4$ は図7における各階調データデコード $710-1$ ないし $710-4$ から出力されるデータである $711-1$ ないし $711-4$ に相当する。次にこれらのデータの選択方法について述べる。

【0044】図7で例えば各列2ビットの駆動表示データと4種類の各階調データデコードは1対1に対応している。更に、各階調データデコードの出力である4ビットで構成される階調データはそれぞれ4 to 1セレクタ $713-1$ ないし $713-4$ に対して、1ビットづつずらしたものが入力している。従って、例えば1列目となる4 to 1セレクタ $713-1$ が階調データデコードWHITE $710-1$ に属する階調を選択した場合、 $711-1$ の1列目、即ち図8における $817-1$ に相当するデータを選択する。同様に2列目となる4 to 1セレクタ $713-2$ が階調データデコードGREEN $710-4$ に属する階調を選択した場合、 $711-4$ の2列目、即ち図8における $817-2$ に相当するデータを選択する。

【0045】このようにして、階調ブロック630で処理された階調データ632はデータラッチ回路A633、データラッチ回路B635で転送信号610に同期してラッチされた後、液晶駆動回路637で液晶駆動電

16

圧に変換される。

【0046】ここで、交流化信号638とラッチBデータ636の関係を図11に示す。図11に示すようにY駆動回路の出力タイミングをX駆動回路の2倍の周波数とする。ここで、液晶素子に印加される電圧値はX駆動回路の出力電圧とY駆動回路の出力電圧の差電圧であることから、選択期間における表示オン時の差電圧、即ち $|V1-V2|$ を $V_s$ 、表示オフ時の差電圧、即ち、 $|V3-V2|$ 、 $|V1-V4|$ を $V_t$ とおくと、図9に示すようにフレームクロック値と液晶駆動クロックカウンタ値に応じて、液晶駆動電圧は各列毎にオン表示、オフ表示を行う。

【0047】このようにして、図4に示した液晶表示システムを用いることによって図10に示す階調表示を実現することができる。

【0048】以上、上記の実施例の液晶表示装置における階調数は9階調までが可能となるが、その他の階調数に対する場合にも同様の装置を用いることで実現できる。具体的には図7に示した4進カウンタ701を $m$ 進カウンタとし、8進カウンタ703を $n$ 進カウンタとし、FRCマトリックスのサイズを $(n/k) \times (n/k)$ とすることで $m \times k + 1$ 階調表示を実現できる。尚、セレクタ806-1ないし806-4、或いはセレクタ816-1ないし816-4の被選択信号の接続パターンは一種類しか示さなかったが、これは階調パターンに応じて表現流れ等が発生しないように適宜接続パターンを変えてやってもよい。

【0049】次に第2の実施例の構成について図12ないし図15を用いて説明する。

【0050】図12は第2の実施例における液晶表示装置の構成を示す図であり、1201は表示データ、1202は制御信号である。1203は液晶表示コントローラであり、表示データ1201と制御信号1202を基に液晶表示データ1204、X駆動回路制御信号1205、及びY駆動回路制御信号1206を生成する。1207はX駆動回路であり、液晶表示データ1204とX駆動回路制御信号1205を基にデータ電圧1208を生成する。1209はY駆動回路であり、Y駆動回路制御信号1206を基に走査電圧1210を生成する。1211は電源回路であり、液晶表示パネルの印加電圧となるX駆動電圧1212とY駆動電圧1213を生成する。1214は液晶表示パネルである。

【0051】図13は液晶表示コントローラのブロック図であり、1301は液晶表示データと同期したドットクロック、1302は1ライン分の表示データの先頭を示すラインクロック、1303は1フレーム分の表示データの先頭を示す先頭ラインクロックであり、1301ないし1303は何れも制御信号1202の構成要素である。1304はドットクロックカウンタであり、ドットクロック1301を計数し、計数値をドットクロック

(10)

17

カウント値1305として出力すると共に、ラインクロック1302によってクリアを受ける。1306は分周回路であり、ラインクロック1302を2分周し、分周信号1307を生成するとともに、先頭ライン信号1303によってクリアを受ける。1308は反転回路であり、1309は分周信号1307の反転信号である。1310、1311は1ライン分の表示データを格納するラインメモリであり、ラインメモリ1310、1311に対しては、分周信号1307と1309の論理に従い、交互のラインメモリに対して、ドットクロックカウント値1305に従ったアドレスに対して表示データ1201が書き込まれる。1312は基準クロック発生回路であり、1313は基準クロックである。1314はシフトクロックカウンタであり、ドットクロック1301、基準クロック1313を基に、X駆動回路1207における表示データ1204のシフト制御を行うシフトクロック1315、データ電圧の出力期間を規定するX電極転送信号1316、走査電圧の出力期間を規定するY電極転送信号1317、及びシフトクロックの計数値であるシフトクロックカウント値1318を生成する。1319は水平信号カウンタであり、Y電極転送信号1317を計数し、水平信号カウント値1320を生成すると共に、液晶表示パネルの1ライン目の走査期間を規定する先頭信号1321、交流化信号1322を生成する。1315、1316、1322はX駆動回路制御信号1205の構成要素であり、1317、1320、1322はY駆動回路制御信号1206の構成要素である。シフトクロックカウント値1318はラインメモリ1310、1311に入力されることによって書き込みの行われていない方のラインメモリからシフトクロックカウント値のアドレスに従い表示データ1323、1324として読み出される。1325はセクタであり、水平信号カウント値の最下位ビット、即ち水平信号の分周信号に従い、表示データ1323、1324のどちらか一方を書き込みの行われていないラインメモリからの表示データとして選択し、1326に転送する。1327は先頭信号カウンタであり、先頭信号1321を計数し、先頭信号カウント値1328として生成する。1329は階調データデコーダであり、シフトクロックカウント値1318、水平信号カウント値1320、先頭信号カウント値1328と表示データ1326に基づき、液晶表示データ1330を生成する。

【0052】図14は第2の実施例で電圧平均化駆動等の1ラインづつ順次駆動する場合に対するデータの流れを示すタイミングチャートである。

【0053】図15は第2の実施例で2ライン同時に駆動する場合に対するデータの流れを示すタイミングチャートである。

【0054】次に第2の実施例の液晶表示装置の動作について説明する。

18

【0055】外部から1ドット当たり4ビットで構成された表示データが3ドット分計12ビットからなる表示データバス1201を介して液晶表示コントローラ1203に転送される。転送された表示データは液晶表示コントローラ1203におけるドットクロックカウンタ1304のカウント値に従いラインクロックの分周信号1307に従ってラインメモリ1310、1311に対して交互に書き込まれる。

【0056】次にX駆動回路制御信号1205とY駆動回路制御信号1206について説明する。

【0057】基準クロック発生回路1312で生成される基準クロック1313はシフトクロックカウンタ1314でラインクロック1302が有効になってから液晶表示パネル1214の1ラインのドット数を液晶表示データ1204の転送ビット数で割った値まで計数する。具体的には液晶表示パネル1214が640×3×480の構成であり、転送ビット数が8ビットであるとき、 $640 \times 3 / 8 = 240$ まで計数し、X電極転送信号1316を生成する。計数が完了すると水平信号を有効にすると共に、再び基準クロックを240まで計数する。そして再び240まで計数が完了するとラインクロック1302が再び有効となることでクリアを受けると共に、Y電極転送信号1317を生成する。即ち、X電極転送信号1316が2回有効となる間にY電極転送信号1317は1回有効になる。水平信号カウンタ1319はY電極転送信号1317を液晶表示パネル1214のライン数まで計数する。即ち640×3×480の液晶表示パネルに対しては480までの計数を行い、水平信号カウント値1320として出力すると共に、480まで計数すると先頭信号1321を有効にする。先頭信号カウンタ1327はこのように生成された先頭信号1321を計数する。この時の先頭信号カウント値mは、ラインクロック1302が有効な期間にシフトクロックカウント値がクリアを受けた回数をn、表示データの階調数を1とするとき、 $m = [(1-1) / n + 1]$ である。但し、 $[x]$ はxよりも大きくない整数値を示す。具体的には上記設定の場合、 $n = 2$ 、1ドット当たり4ビットであるため $l = 16$ であることから先頭信号カウント値は8となる。

【0058】ラインメモリ1310もしくは1311からシフトクロックカウント値のアドレスに従い読み出された1ドット当たり4ビットで構成される表示データ1326は階調データデコーダ1329によって1ドット当たり1ビットのシリアルな8ビットで構成される液晶データ1330に変換される。この変換原理について説明する。

【0059】表示データ1326が例えば“0110”で表されるとき、10進数であらわすと、偶数値の“6”であることからこのときの階調値を6/16とする。先頭信号カウント値1328が1周する間、即ち

50

(11)

19

“1”から“1”になる間に表示データはラインメモリから $8 \times 2$ 回読み出される。このときの表示データが常に前述した“0110”であるとき、変換された液晶表示データ1330は16回の読み出しに対して“1”“1”“0”“0”“0”“0”“1”“1”“0”“0”“0”“0”“1”“1”“0”“0”と“1”が6回、“0”が10回のデータに変換される。このとき、偶数回目に変換されたデータは1回目前の奇数回目に変換されたデータと同じ論理になる。又、表示データが“0111”の場合の階調値は $7/16$ となるが、このときに、変換される液晶表示データは、偶数値の場合と同じく16回の読み出しに対して“1”“1”“0”“0”“0”“0”“1”“1”“0”“1”“0”“0”“1”“1”“0”“0”と“1”が7回、“0”が9回のデータに変換される。このとき、偶数回目に変換されたデータは1回のみ1回前の奇数回目に変換されたデータと論理が異なり、残りの7回の偶数回目では1回前の奇数回目に変換されたデータと同じ論理となる。

【0060】このように、4ビットの表示データが10進で2mの場合は、“1”を2m回取り、且つ偶数回目の論理は1回前に変換されたデータと同じ値を取ると共に、表示データが $2m+1$ の時は、“1”を $2m+1$ 回取り、且つ偶数回目の論理は1回のみ1回前の奇数回目に変換されたデータと論理が異なり、残りの偶数回目では1回前の奇数回目に変換されたデータと同じ論理を取る。尚、表示データが4ビットで構成される場合は16種類の値を取るのに対し、階調値は16を基数としているために、 $0/16$ ないし $16/16$ と17種類の値を取る。上記で示した例によれば表示データが“1111”の場合の階調値は $15/16$ となり、階調値が $16/16$ の場合を取れないが、これに対しては、例えば、 $2/16$ を取り除いて表示データと階調値を割り当てる等の処理を施すことで解決できるため、説明を簡単にするため、本実施例では階調値が $15/16$ の場合を取り除いて説明した。

【0061】X駆動回路1207は液晶表示コントローラ1203から転送されてくる表示データ1204をシフトクロック1315に従い1ライン分取り込む。取り込みが完了するとX電極転送信号1316の立ち下がりによって、液晶パネル1214に対して、取り込んだ液晶表示データが“0”の場合はX電極1208を介してオフ表示となるデータ電圧を印加すると共に、“1”の場合はオン表示となるデータ電圧を印加する。又、Y駆動回路1209は先頭信号1320が入力されるとその次のY電極転送信号1317の立ち下がりによって液晶パネル1214の1ライン目に対して走査電圧が印加され、その他のラインに対しては非走査電圧が印加される。次にY電極転送信号1317が立ち下がると、2ライン目に対して走査電圧が印加され、その他のラインに対して非

20

走査電圧で印加される。このようにY電極転送信号1317が入力される毎に順次走査電圧を与えるラインがシフトされ、240ライン目まで走査電圧が印加されると先頭信号1320の入力に伴い再び1ライン目から走査を開始する。

【0062】ここで、X駆動回路1207はX電極転送信号1316に従いデータ電圧が切り替わり、Y駆動回路1209はY電極転送信号1317に従い走査電圧が切り替わるが、X電極転送信号1316はY電極転送信号1317に対して2倍の周期である。従って、Y駆動回路1209が1ラインを走査する間にX駆動回路1207からは2回文のデータ電圧が印加されることになる。但し液晶表示コントローラ1203で変換された表示データは偶数階調の時は、偶数回目の変換データと奇数回目の変換データは同じ論理を取るために、最終的なデータ電圧の表示オン、表示オフの切り替わりはY電極転送信号1317と同じとなり、即ち、1ライン分の走査中に電圧が切り替わることはない。更に、奇数階調を表示する場合でも、奇数回目と偶数回目のデータが異なるのは前述したように8回に1回、即ち階調表示が完結する8フレームに対して1回のみであるため、偶数階調と奇数階調の周波数特性は大きく変わらず、従って中間調表示におけるクロストークの影響を極力減らすことが可能となる。

【0063】以上のタイミング関係を図14に示したが、2ライン同時駆動における液晶表示コントローラ出力のタイミング関係を図15に示す。

【0064】2ライン同時駆動の場合は、1行目と2行目、3行目と4行目、と2行分の表示データを基にデータ電圧を決定する。従って、図15に示すようにY電極転送信号が2回有効になる間（従ってX電極転送信号は4回有効になる間）に1行目のデータ、2行目のデータ、1行目のデータ、2行目のデータ、と転送を行うことで対応させることが可能となる。このときの各ドット毎の表示パターンは図14を用いて説明した方法と同じである。また、2ライン同時駆動では、走査電圧に直交性を持つため、交流化を行う必要がなく、従って、図15では交流化信号を図示していない。

【0065】尚、上記実施例では、16階調を表示する場合について説明したが、これに捕らわれることなく、入力する表示データのビット数に応じて適当な階調数を決定することが可能である。

【0066】

【発明の効果】本発明の液晶表示装置を用いることによって、多階調表示を行った場合でも、データ側の表示パターンに伴う電圧の周波数を高くする必要がない。従って、階調表示を行った時に問題となる表示むらを抑えた上での多階調表示が可能となる。更に完結するフレーム数も増やす必要がない上に、1走査期間当たり、表示オン、表示オフ、中間調表示の3値を取り得ることが可能

(12)

21

となり、これに伴い、フリッカや表示流れといった課題をも解決することが可能となる。

【図面の簡単な説明】

【図 1】 本発明による階調表示パターンの説明図。

【図 2】 x0 に対するデータ電圧波形図。

【図 3】 本発明による総階調数を示す説明図。

【図 4】 本発明の液晶表示装置のブロック図。

【図 5】 液晶駆動電圧波形図。

【図 6】 X 駆動回路のブロック図。

【図 7】 階調制御ブロック図。

【図 8】 階調データデコーダの構成を示す説明図。

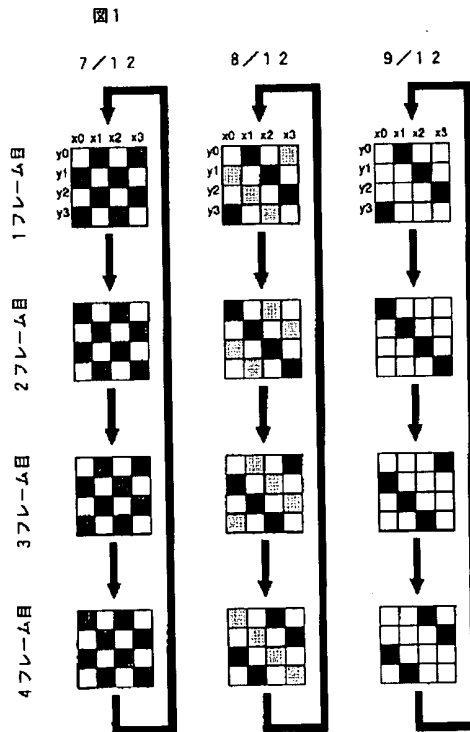
【図 9】 クロックカウント値と液晶駆動電圧の対応を示す説明図。

【図 10】 第 1 の実施例による階調表示パターンを示す説明図。

【図 11】 液晶表示回路の出力タイミングチャート。

【図 12】 第 2 の実施例の液晶表示装置のブロック図。

【図 1】



22

【図 13】 液晶表示コントローラのブロック図。

【図 14】 液晶表示コントローラの出力タイミングチャート。

【図 15】 2 ライン同時駆動における液晶表示コントローラの出力タイミングチャート。

【図 16】 従来の液晶表示システムを示すブロック図。

【図 17】 従来例における表示結果を示す説明図。

【図 18】 従来の液晶表示システムのブロック図。

【図 19】 位相反転回路の並び換えの説明図。

10 【図 20】 X 駆動回路の出力パルスを示す説明図。

【符号の説明】

401…液晶表示パネル、402-1~402-8…X 電極駆動回路、403-1、403-2…Y 電極駆動回路、404…データバス、405…X 電極制御バス、406-1、406-2…コントロール信号群、407…電圧線、408-1、408-2…X 電極、409…液晶表示パネル。

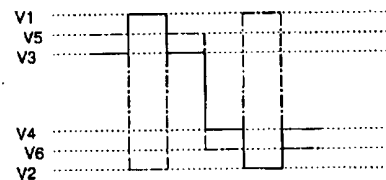
【図 3】

図 3

実用のためのフレーム数	1Hの分割数	総画素数
4	2	12
1	3	16
1	4	20
1	5	24
5	2	14
1	3	18
1	4	24
1	5	28
6	2	16
1	3	22
1	4	28
1	5	34
7	2	18
1	3	25
1	4	32
1	5	39

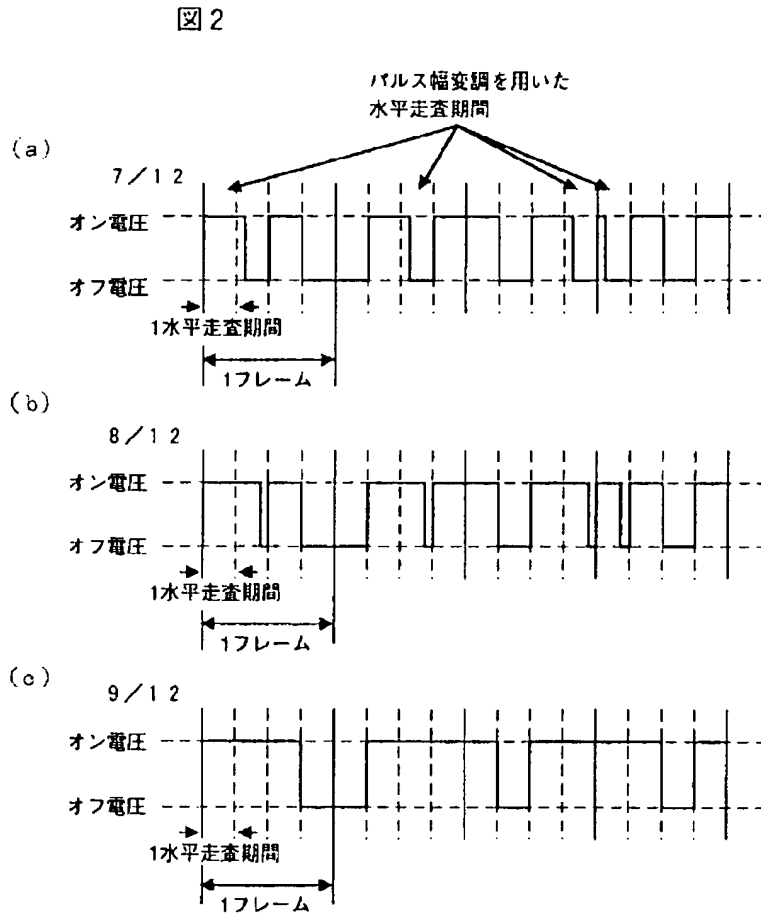
【図 5】

図 5

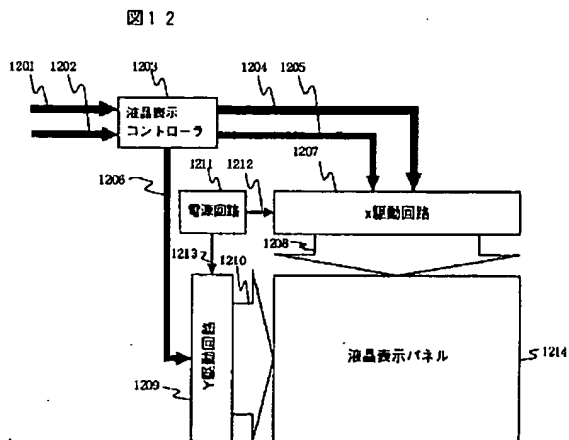


(13)

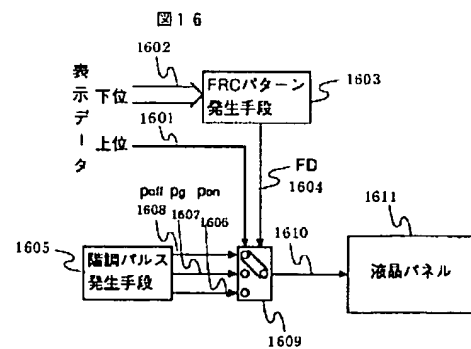
【図2】



【図12】



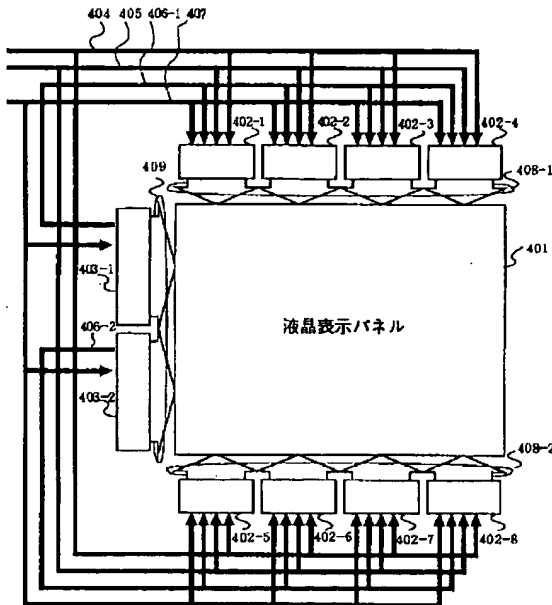
【図16】



(14)

【図4】

図4



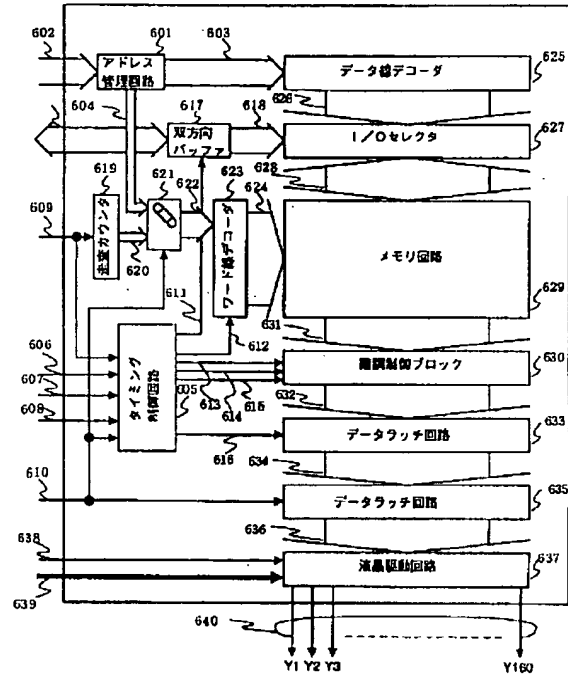
【図9】

図9

フレームクロック カウンタ値	液晶駆動クロック カウンタ値	液晶駆動電圧
		1 1a1 1a2 1a3
0	0	$V_s$ $V_1$ $V_s$ ( $V_1$ )
	1	$V_s$ $V_1$ $V_s$ ( $V_2$ )
	2	$V_1$ $V_s$ ( $V_1$ ) $V_s$
	3	$V_1$ $V_s$ ( $V_2$ ) $V_s$
	4	$V_s$ ( $V_1$ ) $V_s$ $V_1$
	5	$V_s$ ( $V_2$ ) $V_s$ $V_1$
	6	( $V_1$ ) $V_s$ $V_1$ $V_s$
	7	( $V_2$ ) $V_s$ $V_1$ $V_s$
1	0	$V_1$ $V_s$ ( $V_1$ ) $V_s$
	1	$V_1$ $V_s$ ( $V_2$ ) $V_s$
	2	$V_s$ ( $V_1$ ) $V_s$ $V_1$
	3	$V_s$ ( $V_2$ ) $V_s$ $V_1$
	4	( $V_1$ ) $V_s$ $V_1$ $V_s$
	5	$V_s$ ( $V_2$ ) $V_s$ $V_1$
	6	$V_s$ $V_1$ $V_s$ ( $V_1$ )
	7	$V_s$ $V_1$ $V_s$ ( $V_2$ )
2	0	$V_s$ ( $V_1$ ) $V_s$ $V_1$
	1	$V_s$ ( $V_2$ ) $V_s$ $V_1$
	2	( $V_1$ ) $V_s$ $V_1$ $V_s$
	3	$V_s$ ( $V_2$ ) $V_s$ $V_1$
	4	$V_s$ $V_1$ $V_s$ ( $V_1$ )
	5	$V_s$ $V_1$ $V_s$ ( $V_2$ )
	6	$V_1$ $V_s$ ( $V_1$ ) $V_s$
	7	$V_1$ $V_s$ ( $V_2$ ) $V_s$
3	0	( $V_1$ ) $V_s$ $V_1$ $V_s$
	1	( $V_2$ ) $V_s$ $V_1$ $V_s$
	2	$V_s$ $V_1$ $V_s$ ( $V_1$ )
	3	$V_s$ $V_1$ $V_s$ ( $V_2$ )
	4	$V_1$ $V_s$ ( $V_1$ ) $V_s$
	5	$V_1$ $V_s$ ( $V_2$ ) $V_s$
	6	$V_s$ ( $V_1$ ) $V_s$ $V_1$
	7	$V_s$ ( $V_2$ ) $V_s$ $V_1$

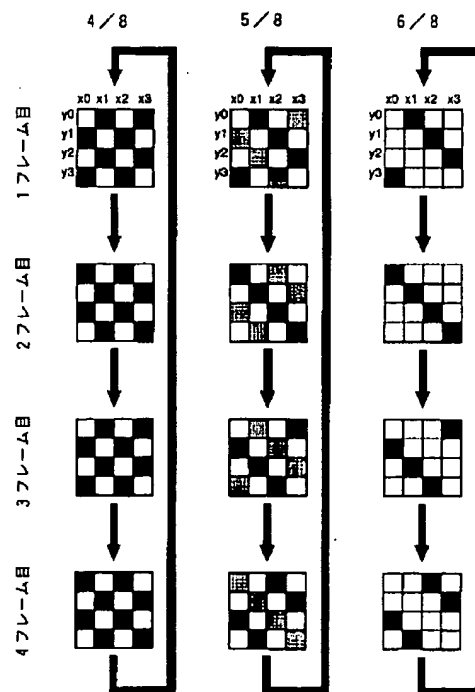
【図6】

図6



【図10】

図10

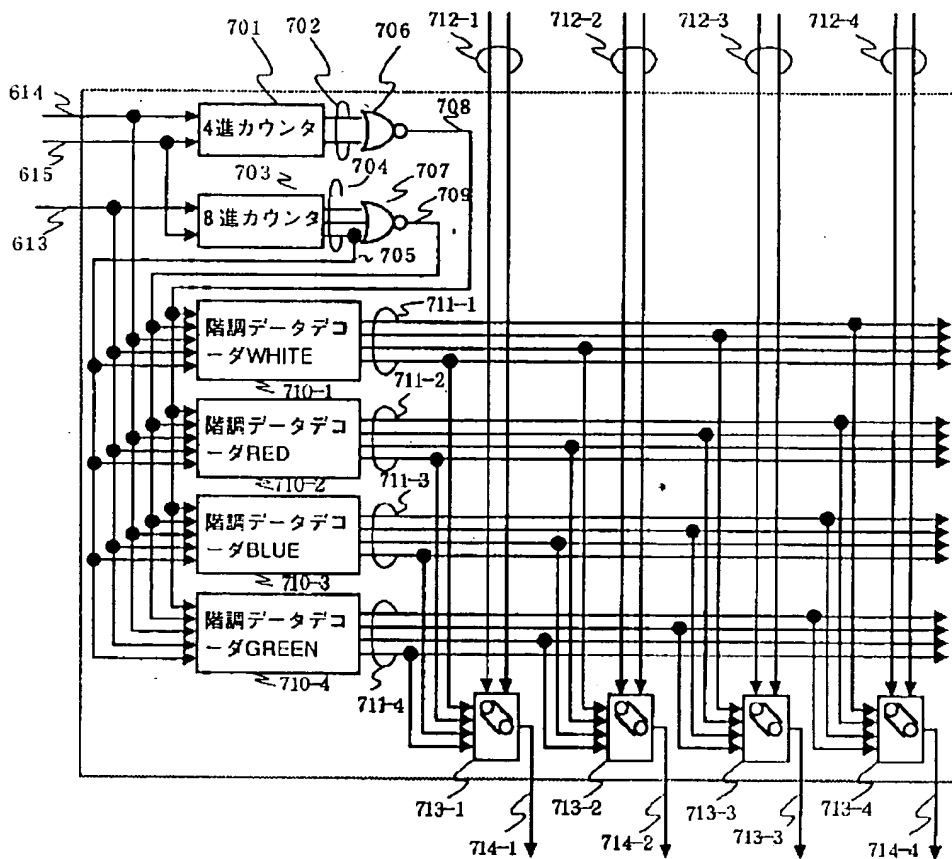




(15)

【図7】

図7



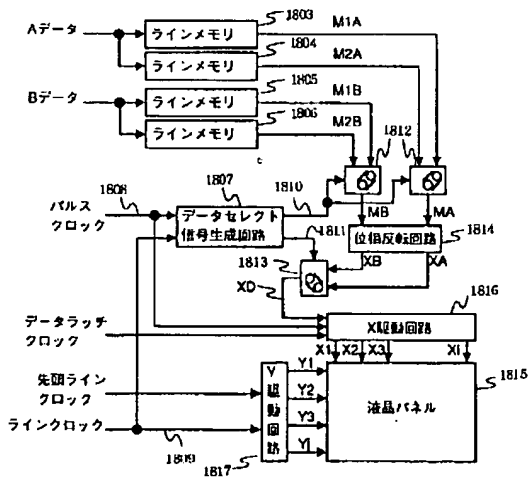
【図17】

図17

フレーム番号	上位表示データ 0		上位表示データ 1	
	表示	輝度レベル	表示	輝度レベル
第1フレーム		50%		100%
第2フレーム		50%		100%
第3フレーム		0%		50%
第4フレーム		50%		100%
第5フレーム		50%		100%
平均		40%		90%

【図18】

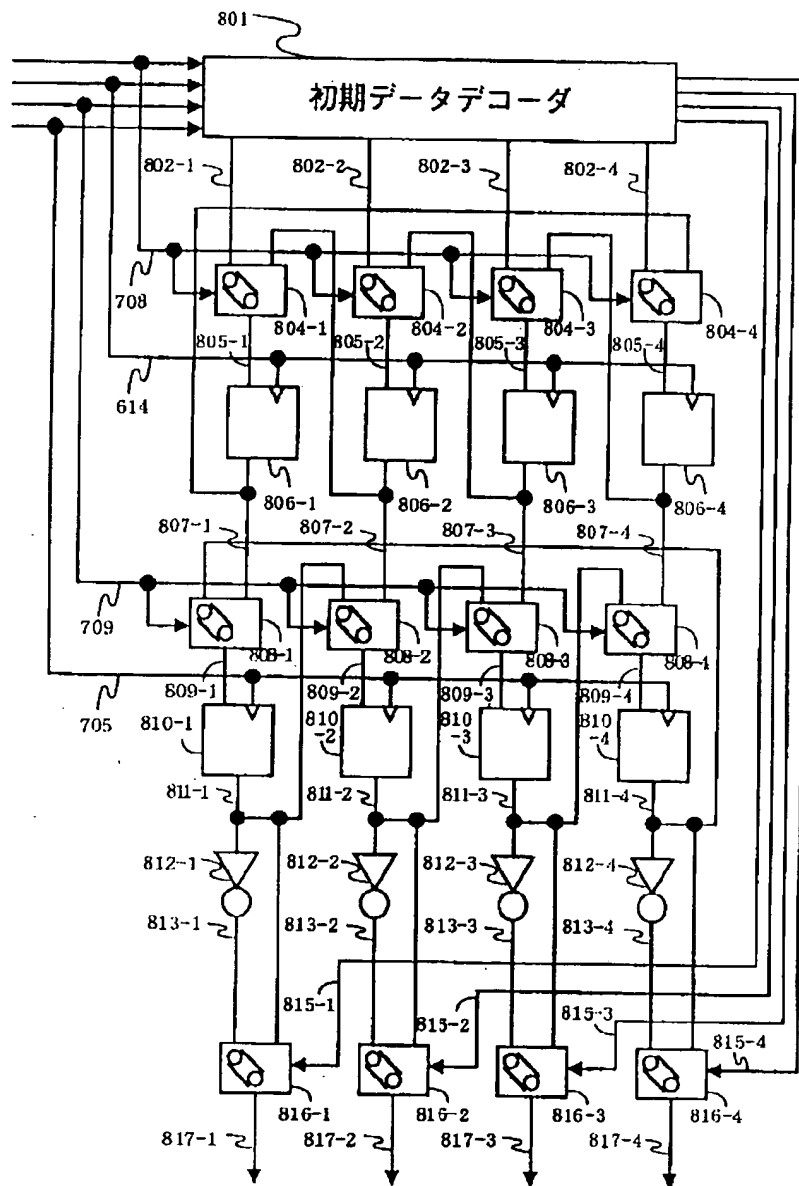
図18



(16)

【図8】

図8



【図19】

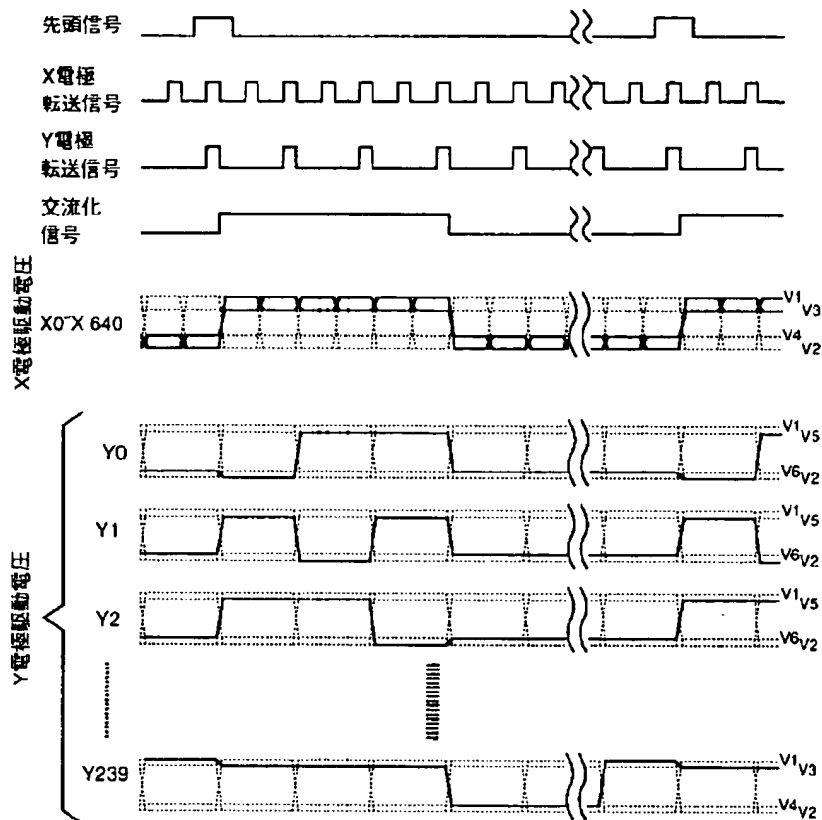
図19

	奇数フレーム		偶数フレーム	
	X奇数ドット	X偶数ドット	X奇数ドット	X偶数ドット
奇数ライン	—	○	○	—
偶数ライン	○	—	—	○

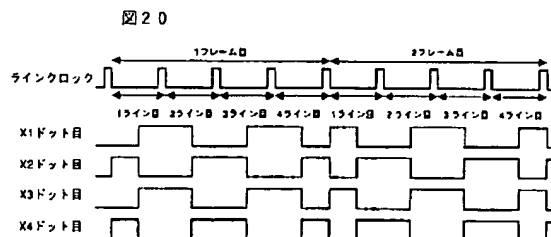
(17)

【図11】

図11



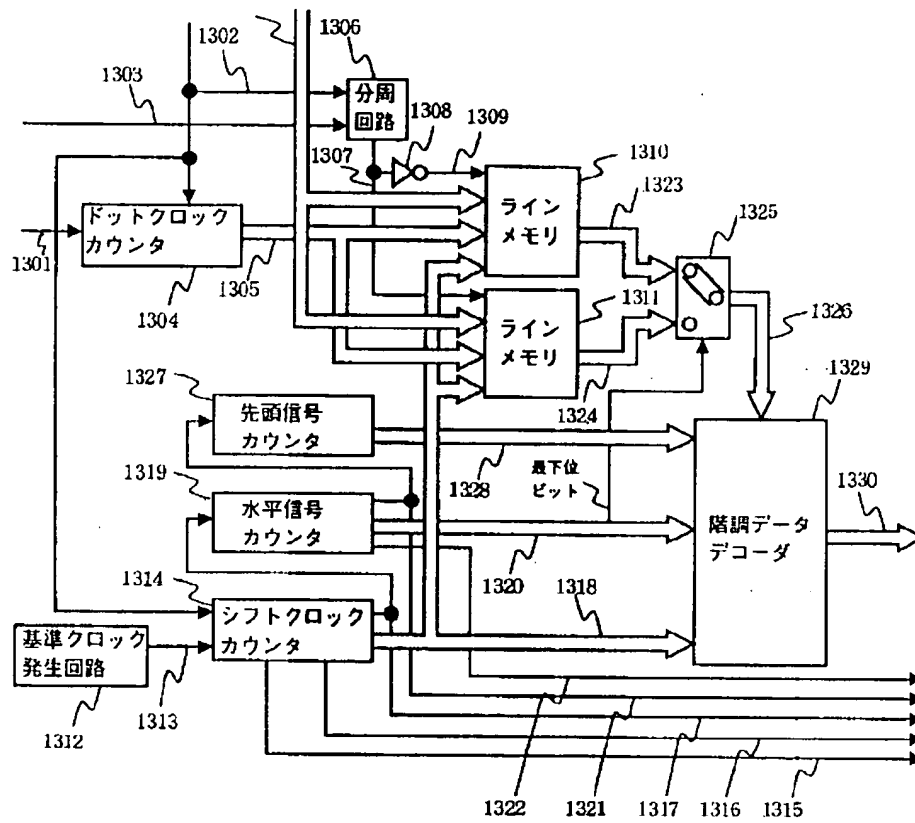
【図20】



(18)

【図13】

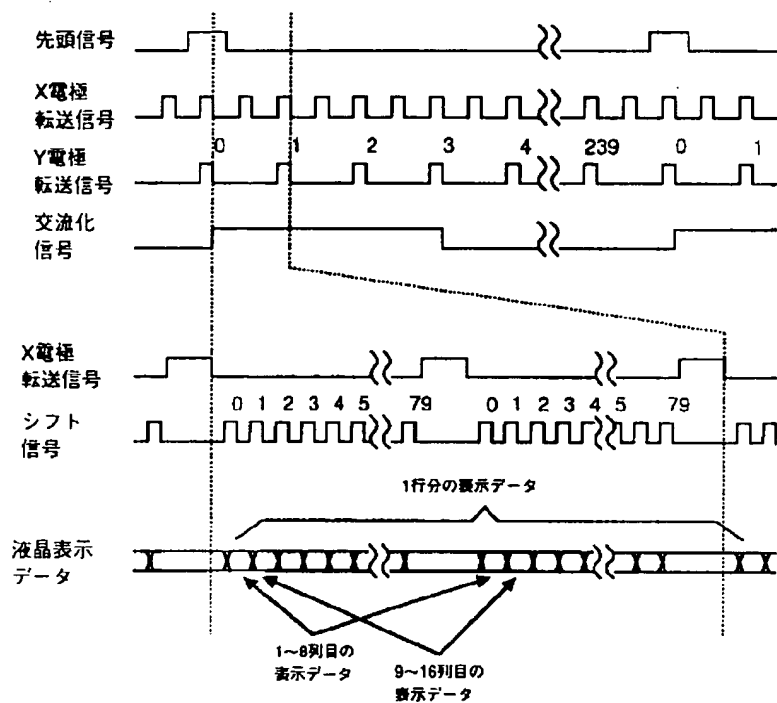
図13



(19)

【図 1 4】

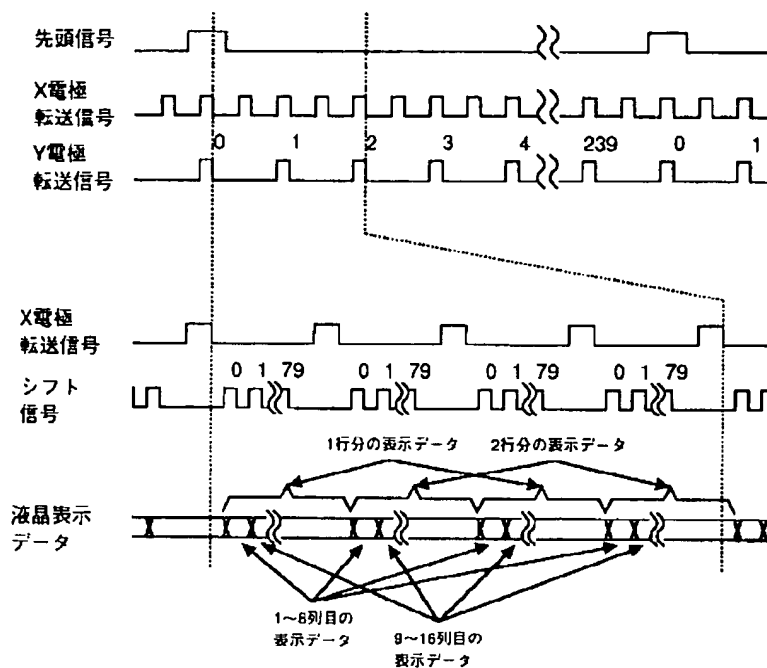
図 1 4



(20)

【図15】

図15



フロントページの続き

(72)発明者 二見 利男  
千葉県茂原市早野3300番地株式会社日立製作所電子デバイス事業部内

(72)発明者 恒川 悟  
東京都小平市上水本町五丁目20番1号株式会社日立製作所半導体事業部内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**